

**(54) MULTILAYER CIRCUIT BOARD FOR LOADING SEMICONDUCTOR**

(11) 63-307768 (A) (43) 15.12.1988 (19) JP

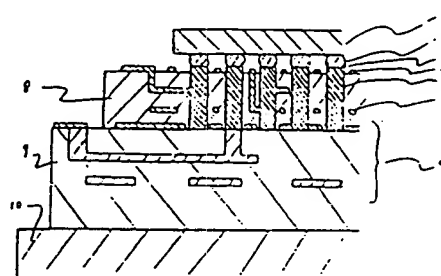
(21) Appl. No. 62-143564 (22) 9.6.1987

(71) HITACHI CHEM CO LTD (72) HAJIME NAKAYAMA(3)

(51) Int. Cl.<sup>4</sup> H01L23/52, H05K3/46

**PURPOSE:** To prevent the peeling of an organic substrate from a copper conductor while improving heat-dissipating properties by forming a metallic pillar having the same sectional shape as a surface wiring pattern for connecting a flip chip terminal to the lower section of the surface wiring pattern so as to penetrate the organic substrate and reach up to the upper section of an inorganic substrate.

**CONSTITUTION:** A multilayer circuit board for loading a semiconductor is formed by superposing an organic multilayer interconnection substrate 8, to which specified wiring patterns including surface wiring patterns 3 for connecting flip chip 1 terminals are shaped and which has a low dielectric constant, onto an inorganic multilayer interconnection substrate 9 to which predetermined wiring patterns are formed, and metallic pillars 5 having the same sectional shapes as the patterns 3 are constituted to the lower sections of the surface wiring patterns 3 for connecting the flip chip 1 terminals so as to penetrate the organic substrate 8 and reach up to the upper section of the inorganic substrate 9. That is, the metallic pillars 5 are used as heat-dissipating studs functioning as the leading-out of signals in combination, and the semiconductor flip chip 1 is connected by one ends of the metallic pillars 5 and the ceramic substrate 9, which dissipates heat to a high degree and has a low thermal expansion coefficient, is connected by the other ends.



香港出版公司

PE63-307768

52563年 1985'12月 15日

新直講求 未講求 發明の数 1 (全3頁)

E-7342-5F

出 額 昭62(1937)6月9日

天城山筑波部筑波町和倉 18番地 日光市筑波町和倉 18番地  
住居兼商店所用

北京市西城区西便门大街2号1层1号

代理人 井澤士 廣瀬 道

1. 全明の子

半可化性 2 用 8 瓶 同 瓶 15

## 2. 11. 2. 5. の 範 疇

1. 所定の配列パターンが形成された「第1多量配列基板」上に、フリップチップ電子部品用の第1多量配列パターンを含む所定の配列パターンが形成された第2基板の両面を多量配列基板を介して、第1多量配列基板と第2基板とを接合して、フリップチップ電子部品用の第1多量配列パターンと第2多量配列パターンとを接合する。

○ 購買 (0.1 元) 2 張

0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21 22 23 24 25 26 27 28 29 30 31 32 33 34 35 36 37 38 39 40 41 42 43 44 45 46 47 48 49 50 51 52 53 54 55 56 57 58 59 60 61 62 63 64 65 66 67 68 69 70 71 72 73 74 75 76 77 78 79 80 81 82 83 84 85 86 87 88 89 90 91 92 93 94 95 96 97 98 99

と説明は、大體のフリッヂとして使われるが、  
同様の板に同する。

(12 7. の 15. 4)

● 2011 - 2012 年度の海外出張は行わない

での大型工、足場組立大規模、仕掛（大掛）工、  
 の増大傾向などにより、労務に対する需要が増し  
 ってきている。この中で、労務（大掛）工を担  
 ったことには、高付加価値・高収益に対し、設備  
 投資に余裕を持って対応できるが、これを反映  
 する多面回遊地には、（１）コスト上の不透明感の  
 存在、（２）環境要素、（３）品質特性、（４）品質  
 特性、（５）高収益の具体的な数値が公表されて  
 きている。コスト（大掛）工を担った高付加価値・高  
 収益としては、コスト上の不透明感の存在と高付  
 加価値を担った高付加価値・高収益、（６）品質  
 特性の特性を担った高付加価値・高収益の存在  
 として、高付加価値・高収益の存在と高付加

[illegible]

... ..

[illegible][illegible]



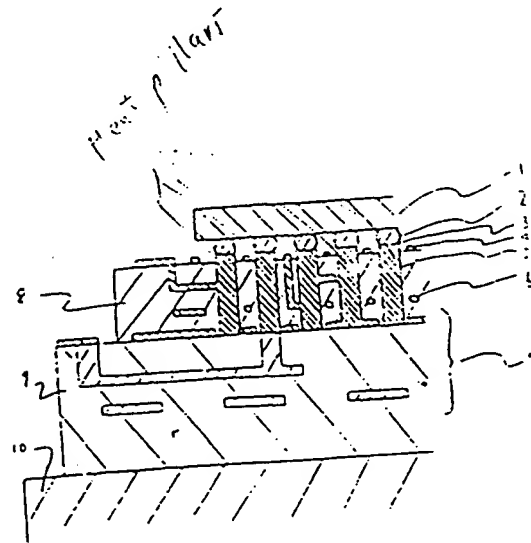


図1 (2)

- 1: 固体フリップチップ
- 3: フリップチップを支持する基板上に形成されたパターンの
- 5: フリップチップの端子に接続する金線
- 下方の金線は
- 8: 低誘電率ポリイミド絶縁層
- 9: 酸化アルミニウム絶縁層